



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출 원 번 호 : 10-2003-0050215
Application Number

출 원 년 월 일 : 2003년 07월 22일
Date of Application JUL 22, 2003

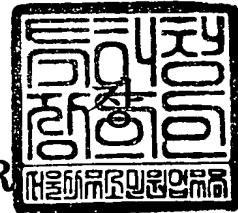
출 원 인 : 전자부품연구원
Applicant(s) KOREA ELECTRONICS TECHNOLOGY INSTITUTE



2003 년 11 월 17 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】 서지사항 보정서
 【수신처】 특허청장
 【제출일자】 2003.07.31
 【제출인】
 【명칭】 전자부품연구원
 【출원인코드】 3-1999-019384-7
 【사건과의 관계】 출원인
 【대리인】
 【성명】 정종옥
 【대리인코드】 9-2001-000008-4
 【포괄위임등록번호】 2003-048824-0
 【대리인】
 【성명】 조당
 【대리인코드】 9-1998-000546-2
 【포괄위임등록번호】 2003-048823-2
 【사건의 표시】
 【출원번호】 10-2003-0050215
 【출원일자】 2003.07.22
 【심사청구일자】 2003.07.22
 【발명의 명칭】 태양전지 및 그의 제조방법
 【제출원인】
 【발송번호】 1-5-2003-0048746-33
 【발송일자】 2003.07.28
 【보정할 서류】 특허출원서
 【보정할 사항】
 【보정대상항목】 대리인
 【보정방법】 정정
 【보정내용】
 【대리인】
 【성명】 정종옥
 【대리인코드】 9-2001-000008-4
 【포괄위임등록번호】 2003-048824-0

1020030050215

출력 일자: 2003/11/24

【대리인】

【성명】 조담

【대리인코드】 9-1998-000546-2

【포괄위임등록번호】 2003-048823-2

【취지】

특허법시행규칙 제13조·실용신안법시행규칙 제8조의 규정에의하여 위와 같 이 제출합니다. 대리인
정종옥 (인) 대리인
조담 (인)

【수수료】

【보정료】 11,000 원

【기타 수수료】 원

【합계】 11,000 원

【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.07.22
【발명의 명칭】	태양전지 및 그의 제조방법
【발명의 영문명칭】	Solar cell and method of manufacturing the same
【출원인】	
【명칭】	전자부품연구원
【출원인코드】	3-1999-019384-7
【대리인】	
【성명】	정종옥
【대리인코드】	9-2001-000008-4
【포괄위임등록번호】	2001-005277-8
【대리인】	
【성명】	조담
【대리인코드】	9-1998-000546-2
【포괄위임등록번호】	2001-003088-4
【발명자】	
【성명의 국문표기】	이유진
【성명의 영문표기】	LEE, YOO JIN
【주민등록번호】	721125-1352011
【우편번호】	137-871
【주소】	서울특별시 서초구 서초3동 1509-1 한빛삼성아파트 101동 1201호
【국적】	KR
【발명자】	
【성명의 국문표기】	신진국
【성명의 영문표기】	SHIN, JIN KOOG
【주민등록번호】	681010-1917119
【우편번호】	135-230
【주소】	서울특별시 강남구 일원동 711번지 수서아파트 118동 605호
【국적】	KR
【심사청구】	청구

【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인
정종옥 (인) 대리인
조담 (인)

【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	0	면	0	원
【우선권주장료】	0	건	0	원
【심사청구료】	14	항	557,000	원
【합계】			586,000	원
【감면사유】			공공연구기관	
【감면후 수수료】			293,000	원
【첨부서류】			1. 요약서·명세서(도면)_1통 2. 공공연구기관임을 증명하는 서류 _1통	

【요약서】**【요약】**

본 발명은 열화 현상을 제거할 수 있는 태양전지 및 그의 제조방법에 관한 것으로, 기판 상부에 제 1 전극, P형 반도체층, 흡수층, N형 반도체층과 제 2 전극이 순차적으로 적층된 태양전지 소자영역과; 상기 제 2 전극 상부에 형성된 절연막과; 상기 절연막 상부에 형성된 박막 히터 패턴로 구성된다.

따라서, 본 발명은 태양전지 내에 박막히터를 내장하여 장시간 빛에 노출시킨 후 박막히터에 전류 또는 전압을 인가해 열처리함으로써, S-W(Staebler- Wronski) 효과에 의한 박막의 특성저하 현상을 해결할 수 있는 효과가 있다.

【대표도】

도 3d

【색인어】

태양전지, 히터, 열화

【명세서】**【발명의 명칭】**

태양전지 및 그의 제조방법{Solar cell and method of manufacturing the same}

【도면의 간단한 설명】

도 1은 일반적인 태양전지가 구동되는 개념을 설명하기 위한 도면

도 2는 본 발명에 따른 박막히터가 내장된 실리콘 태양전지의 개략적인 분해 사시도

도 3a와 3d는 본 발명에 따른 태양전지 소자 상부에 박막히터를 형성하기 위한 제조 공정도

도 4는 본 발명에 따른 태양전지 소자의 P-I-N 반도체층의 다른 구조를 도시한 단면도

도 5는 본 발명에 따른 태양전지 소자에 형성되는 박막 히터 패턴과 서모커플
(Thermocouple) 패턴을 개략적으로 도시한 평면도

<도면의 주요부분에 대한 부호의 설명>

10 : 기판

11,15 : 전극

12 : P형 반도체층

13 : 흡수층

14 : N형 반도체층

16 : 절연막

17 : 박막 히터 패턴

17' : 금속층

18 : 보호막

21 : 포토레지스트 패턴

25a, 25b : 컨택홀(Contact hole)

31a, 31b : 전극패드

71, 72 : 서모커플(Termocouple)

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<14> 본 발명은 열화 현상을 제거할 수 있는 태양전지 및 그의 제조방법에 관한 것으로, 보다 상세하게는 태양전지 내에 박막히터를 내장하여 장시간 빛에 노출시킨 후 박막히터에 전류 또는 전압을 인가해 열처리함으로써, Staebler-Wronski 효과(이하, 'S-W 효과'라 칭함.)에 의한 박막의 특성저하 현상을 해결할 수 있는 태양전지 및 그의 제조방법에 관한 것이다.

<15> 최근, 태양 전지(Solar cells)가 실용화되고 있고, 이에 대한 다각적인 연구 및 개발이 수행되고 있다.

<16> 이러한, 태양 전지가 본격적으로 사용되기 위해서는 특히 자원 절약, 저비용화를 꾀하는 것이 중요하고, 또한 에너지 변환(광-전기 변환) 효율 관점에서 후막(厚膜)의 태양 전지 보다 박막의 태양 전지가 바람직하다.

<17> 도 1은 일반적인 태양전지가 구동되는 개념을 설명하기 위한 도면으로서, P형 반도체층 (1)과 N형 반도체층(2)을 접합시킨 후, 상기 P형 반도체층(1)의 하부에 전극패드(3a)를 형성하고, 상기 N형 반도체층(2)의 상부에 전극패드(3b)를 형성하여 개략적인 태양전지(5)의 제조를 완성한다.

<18> 상기 태양전지(5)의 전극패드들(3a, 3b)에 전구(6)를 연결하고, 상기 태양전지(5)에 태양 광을 조사시키면, N형 반도체층(2)과 P형 반도체층(1)을 가로질러 전류가 흐르게 되는 광기전

력 효과(Photovoltaic effect)에 의해 기전력이 발생하여 전기에너지가 발생되어 상기 전구(6)는 점등하게 된다.

<19> 이러한, 태양전지는 대부분, 규소 단결정 및 다결정 웨이퍼로부터 다양 생산되고 있으며, 그 외에도 미결정(microcrystalline), 나노결정(nanocrystalline), 비정질(amorphous) 규소 박막 및 갈륨아세나이드(GaAs)와 같은 화합물 박막 반도체도 현재 태양전지에 적용되고 있다.

<20> 한편, 1980년대 이후 태양전지에 광범위하게 사용되어온 비정질 실리콘 박막은 지속적인 연구에 의해서 에너지 전환효율이 14%대에 이르는 등 많은 진전을 보여왔지만, 여전히 태양 빛에 노출되었을 때 빛에 의한 노화현상 즉, S-W효과 때문에 이를 제거하기 위한 노력이 끊임없이 지속되고 있다.

<21> 여기서, S-W 효과는 비정질 실리콘의 빛에 노출될 경우, 시간이 지남에 따라 광전류 특성(Photoconductivity) 및 암전류 특성(Dark conductivity)이 저하되는 현상이다.

<22> 이러한, S-W효과에 의한 비정질 실리콘 태양전지의 특성 저하 현상을 해결하기 위해, 현재까지 박막재료 및 소자설계를 최적화하여 특성저하를 최소화하고자 하는 노력이 진행되어 왔다.

<23> 즉, S-W 효과를 감소시키기 위한 방법은,

<24> 1. 열화 후, 높은 전기장(High electric field)을 유지하기 위해, 흡수층(Intrinsic absorber)의 두께를 가능한 감소시키는 방법.

<25> 2. 흡수층의 밴드갭(Band-gap)을 조절하여 낮은 전기장 영역(Low field region)에서의 소수캐리어(Minority carrier)의 이동을 돋는 방법.

<26> 3. 불순물 도핑 수준(Impurity doping level)을 조절하는 방법.

<27> 4. 서로 다른 캐리어 이동도를 가진 층을 적층(Stacking)하는 방법.

<28> 5. P층-흡수층-N층을 반복하여 여러층의 구조(Multi-junction)로 태양전지를 제조하는 방법 등이 있으며,

<29> 이상 언급된 기존의 방법들은 S-W 효과 문제를 근본적으로 해결할 수 있는 방법이 아니고, 단지, 열화되는 특성을 감소시키는 방법들이다.

<30> 그러므로, 박막재료나 소자설계를 최적화하여도 S-W 효과에 의한 특성 저하 현상을 해결 할 수 없었다.

【발명이 이루고자 하는 기술적 과제】

<31> 이에 본 발명은 상기한 바와 같은 문제점을 해결하기 위하여 안출된 것으로, 태양전지 내에 박막히터를 내장하여 장시간 빛에 노출시킨 후 박막히터에 전류 또는 전압을 인가해 열처리함으로써, S-W 효과에 의한 박막의 특성 저하 현상을 해결할 수 있는 태양전지 및 그의 제조 방법을 제공하는 데 그 목적이 있다.

<32> 상기한 본 발명의 목적들을 달성하기 위한 바람직한 양태(樣態)는, 기판 상부에 제 1 전극, P형 반도체층, 흡수층, N형 반도체층과 제 2 전극이 순차적으로 적층된 태양전지 소자영역과;

<33> 상기 제 2 전극 상부에 형성된 절연막과;

<34> 상기 절연막 상부에 형성된 박막히터 패턴으로 구성된 열화 현상을 제거할 수 있는 태양전지가 제공된다.

<35> 상기한 본 발명의 목적들을 달성하기 위한 바람직한 양태(樣態)는, 기판 상부에 제 1 전극, P형 반도체층, 흡수층, N형 반도체층과 제 2 전극을 순차적으로 적층하는 단계와;

<36> 상기 제 2 전극 상부에 절연막을 형성하는 단계와;

<37> 상기 절연막 상부에 금속층을 형성하고, 사진식각공정을 수행하여 상기 금속층으로 이루 어진 박막 히터 패턴을 형성하는 단계와;

<38> 상기 절연막과 박막 히터 패턴의 상부에 보호막을 형성하는 단계와;

<39> 상기 박막 히터 패턴의 양단 상부에 있는 보호막을 각각 제거하여 한 쌍의 컨택홀 (Contact hole)들을 형성하는 단계와;

<40> 상기 컨택홀들의 내부에 도전성 물질을 충진한 후, 상기 컨택홀들의 도전성 물질과 전기 적으로 접촉되는 한 쌍의 전극패드들을 형성하는 단계로 구성된 열화 현상을 제거할 수 있는 태양전지의 제조방법이 제공된다.

【발명의 구성 및 작용】

<41> 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 설명하면 다음과 같다.

<42> 도 2는 본 발명에 따른 박막히터가 내장된 실리콘 태양전지의 개략적인 분해 사시도로서, 기판(10) 상부에 제 1 전극(11), P형 반도체층(12), 흡수층(13), N형 반도체층(14), 제 2 전극(15)과 절연막(16)이 순차적으로 적층되고, 상기 절연막(16)의 상부에는 박막 히터 패턴(17)이 형성되고, 상기 절연막(16)과 박막 히터 패턴(17)의 상부에는 보호막(18)이 형성된다.

<43> 이 때, 상기 흡수층(13)은 도핑되지 않은 비정질 실리콘층이며, 상기 P형과 N형 반도체층(12, 14)은 P형과 N형 불순물로 각각 도핑된 비정질 실리콘층이다.

<44> 여기서, 상기 기판(10)에서 제 2 전극(15)까지의 적층구조는 태양전지로 수행되는 기본적인 태양전지 소자 영역(50)이다.

<45> 그리고, 상기 절연막(16)에서 보호막(18)까지의 적층구조는 본 발명에 따라, 태양전지 소자에 박막 히터를 내장시키기 위한 구조물이다.

<46> 더불어, 상기 기판(10)은 플라스틱, 실리콘파 클래스(Glass) 중 어느 하나로 형성하는 것이 바람직하다.

<47> 이 때, 상기 기판(10)을 플라스틱 또는 실리콘으로 형성하면, 상기 제 1 전극(11)은 금 속으로 형성하고, 상기 제 2 전극(15)은 ITO, ZnO와 SnO₂ 등과 같은 투명 전도성 산화막 (Transparent Conducting Oxide, TCO)으로 형성하여야 하며, 태양전지 소자는 상기 제 2 전극(15)으로부터 태양광을 입력받는 슈퍼스트레이트(Superstrate) 구조로 구현된다.

<48> 또한, 상기 기판(10)을 금속으로 형성하면, 상기 기판(10)을 전극으로 이용할 수 있기 때문에, 상기 제 1 전극의 형성은 생략할 수 있고, 전술된 바와 같이, 슈퍼스트레이트 태양전지 소자가 구현된다.

<49> 그리고, 상기 기판(10)을 클래스로 형성하면, 상기 제 1 전극(11)은 투명 전도성 산화막으로 형성하고, 상기 제 2 전극(15)은 금속으로 형성하여야 하며, 태양전지는 상기 제 1 전극(11)으로부터 태양광을 입력받는 서브스트레이트(Substrate) 구조로 구현된다.

<50> 도 3a와 3d는 본 발명에 따른 태양전지 소자 상부에 박막히터를 형성하기 위한 제조 공정으로서, 먼저, 태양전지 소자 영역의 상부에 절연막(16)을 형성하고, 상기 절연막(16) 상부에 박막 히터를 형성할 금속층(17')을 형성하고, 상기 금속층(17') 상부에 포토레지스트 패턴(21)을 형성한다.(도 3a)

<51> 그 다음, 상기 포토레지스트 패턴(21)을 마스크로 하여, 상기 금속층(17')을 식각하여 박막 히터 패턴(17)을 형성하고, 상기 절연막(16)과 박막 히터 패턴(17)의 상부에 보호막(18)을 형성한다.(도 3b)

<52> 그러므로, 상기 박막 히터 패턴(17)은 전술된 바와 같은, 사진식각공정으로 형성된다.

<53> 연이어, 상기 박막 히터 패턴(17)의 양단 상부에 있는 보호막(18)을 각각 제거하여 한 쌍의 컨택홀(Contact hole)들(25a,25b)을 형성한다.(도 3c)

<54> 마지막으로, 상기 컨택홀들(25a,25b)의 내부에 도전성 물질을 충진한 후, 상기 컨택홀들(25a,25b)의 도전성 물질과 전기적으로 접촉되는 한 쌍의 전극패드들(31a,31b)을 형성한다.(도 3d)

<55> 전술된 바와 같이, 본 발명은 태양전지 내부에 박막히터를 내장하여 열처리가 가능하도록 함으로써, S-W 효과를 근본적으로 해결할 수 있다.

<56> 보다 상세히 설명하면, 장시간 태양광에 노출된 태양전지에서 발생하는 비정질 실리콘의 열화현상(즉, S-W효과)을 박막 히터에 전압 또는 전류를 인가하여 발생하는 저항열로 비정질 실리콘층을 100 ~ 500°C 범위 내의 온도로 1~3시간 동안 열처리를 수행함으로써, 원상태로 회복시키게 된다.

<57> 여기서, 상기 히팅 온도 범위는 120 ~ 300°C인 것이 바람직하다.

<58> 그러므로, 열화된 비정질 실리콘층을 원상태로 회복시킴으로써, 박막의 특성을 개선시키고, 태양전지의 효율 감소를 방지할 수 있는 장점이 있다.

<59> 도 4는 본 발명에 따른 태양전지 소자의 P-I-N 반도체층의 다른 구조를 도시한 단면도로서, 비정질 실리콘으로 형성하는 제 1 P-I-N(P형/진성/N형) 반도체층(101, 102, 103)의 상부에 결정질 실리콘으로 형성하는 제 2 P-I-N(P형/진성/N형) 반도체층(104, 105, 106)을 적층한다.

<60> 이 때, 상기 제 1 P-I-N(P형/진성/N형) 반도체층(101, 102, 103) 각각의 층들은 상호 대응되는 제 2 P-I-N(P형/진성/N형) 반도체층(104, 105, 106) 각각의 층들의 두께보다 상대적으로 얇게 형성하는 것이 바람직하다.

<61> 도 5는 본 발명에 따른 태양전지 소자에 형성되는 박막 히터 패턴과 서모커플(Thermocouple) 패턴을 개략적으로 도시한 평면도로서, 박막 히터 패턴(17)의 사이에 상호 이격된 두 전극단자를 갖는 서모커플 패턴(71, 72)을 형성하여, 박막 히터에서 히팅된 온도를 측정함으로써, 온도 제어를 할 수 있다.

<62> 즉, 본 발명은 상기 박막 히터 패턴(17)의 사이에 상기 서모커플과 같은 히팅된 온도를 측정할 수 있는 소자가 더 형성하는 것을 특징으로 한다.

【발명의 효과】

<63> 이상 상술한 바와 같이, 본 발명은 태양전지 내에 박막히터를 내장하여 장시간 빛에 노출시킨 후 박막히터에 전류 또는 전압을 인가해 열처리함으로써, S-W 효과에 의한 박막의 특성 저하 현상을 해결할 수 있는 효과가 있다.

<64> 본 발명은 구체적인 예에 대해서만 상세히 설명되었지만 본 발명의 기술사상 범위 내에서 다양한 변형 및 수정이 가능함은 당업자에게 있어서 명백한 것이며, 이러한 변형 및 수정이 첨부된 특허청구범위에 속함은 당연한 것이다.

【특허 청구범위】**【청구항 1】**

기판 상부에 제 1 전극, P형 반도체층, 흡수층, N형 반도체층과 제 2 전극이 순차적으로 적층된 태양전지 소자영역과;

상기 제 2 전극 상부에 형성된 절연막과;

상기 절연막 상부에 형성된 박막히터 패턴으로 구성된 태양전지.

【청구항 2】

제 1 항에 있어서,

상기 절연막과 박막히터 패턴의 상부에는,

상기 박막히터 패턴을 외부로부터 보호하는 보호막이 더 형성되어 있는 것을 특징으로 하는 태양전지.

【청구항 3】

제 1 항에 있어서,

상기 흡수층은 도핑되지 않은 비정질 실리콘층이며,

상기 P형과 N형 반도체층은 P형과 N형 불순물로 각각 도핑된 비정질 실리콘층인 것을 특징으로 하는 태양전지.

【청구항 4】

제 3 항에 있어서,

상기 N형 반도체층과 제 2 전극의 사이에는,

P형 결정질 실리콘층, 도핑되지 않은 결정질 실리콘층과 N형 결정질 실리콘층이 순차적으로 적층된 구조가 더 구비되어 있는 것을 특징으로 하는 태양전지.

【청구항 5】

제 4 항에 있어서,

상기 P형 비정질 실리콘층, 도핑되지 않은 비정질 실리콘층과 N형 비정질 실리콘층 각각은,

상호 대응되는 P형 결정질 실리콘층, 도핑되지 않은 결정질 실리콘층과 N형 결정질 실리콘층 각각의 두께보다 얇게 형성되어 있는 것을 특징으로 하는 태양전지.

【청구항 6】

제 1 항에 있어서,

상기 박막 히터 패턴의 사이에는,

상기 박막 히터 패턴에서 히팅된 온도를 측정할 수 있는 소자가 더 형성된 것을 특징으로 하는 태양전지.

【청구항 7】

제 6 항에 있어서,

상기 온도를 측정할 수 있는 소자는,

상호 이격된 두 전극단자를 갖는 서모커플인 것을 것을 특징으로 하는 태양전지.

【청구항 8】

제 1 항에 있어서,
상기 기판은,
플라스틱, 실리콘과 글래스(Glass) 중 어느 하나 것을 특징으로 하는 태양전지.

【청구항 9】

제 1 항에 있어서,
상기 기판이 플라스틱 또는 실리콘이며,
상기 제 1 전극은 금속이고, 상기 제 2 전극은 투명 전도성 산화막(Transparent Conducting Oxide, TCO)인 것을 특징으로 하는 태양전지.

【청구항 10】

제 1 항에 있어서,
상기 기판이 글래스이며,
상기 제 1 전극은 투명 전도성 산화막이고, 상기 제 2 전극은 금속인 것을 특징으로 하는 태양전지.

【청구항 11】

금속으로된 기판 상부에 P형 반도체층, 흡수층, N형 반도체층과 전극이 순차적으로 적층된 태양전지 소자영역과;
상기 전극 상부에 형성된 절연막과;

상기 절연막 상부에 형성된 박막히터와;

상기 박막히터를 외부로부터 보호하는 보호막으로 구성된 태양전지.

【청구항 12】

기판 상부에 제 1 전극, P형 반도체층, 흡수층, N형 반도체층과 제 2 전극을 순차적으로 적층하는 단계와;

상기 제 2 전극 상부에 절연막을 형성하는 단계와;

상기 절연막 상부에 금속층을 형성하고, 사진식각공정을 수행하여 상기 금속층으로 이루어진 박막 히터 패턴을 형성하는 단계와;

상기 절연막과 박막 히터 패턴의 상부에 보호막을 형성하는 단계와;

상기 박막 히터 패턴의 양단 상부에 있는 보호막을 각각 제거하여 한 쌍의 컨택홀 (Contact hole)들을 형성하는 단계와;

상기 컨택홀들의 내부에 도전성 물질을 충진한 후, 상기 컨택홀들의 도전성 물질과 전기적으로 접촉되는 한 쌍의 전극패드들을 형성하는 단계로 구성된 태양전지의 제조 방법.

【청구항 13】

제 12 항에 있어서,

상기 흡수층은 도핑되지 않은 비정질 실리콘층이며,

상기 P형과 N형 반도체층은 P형과 N형 불순물로 각각 도핑된 비정질 실리콘층인 것을 특징으로 하는 태양전지의 제조 방법.

【청구항 14】

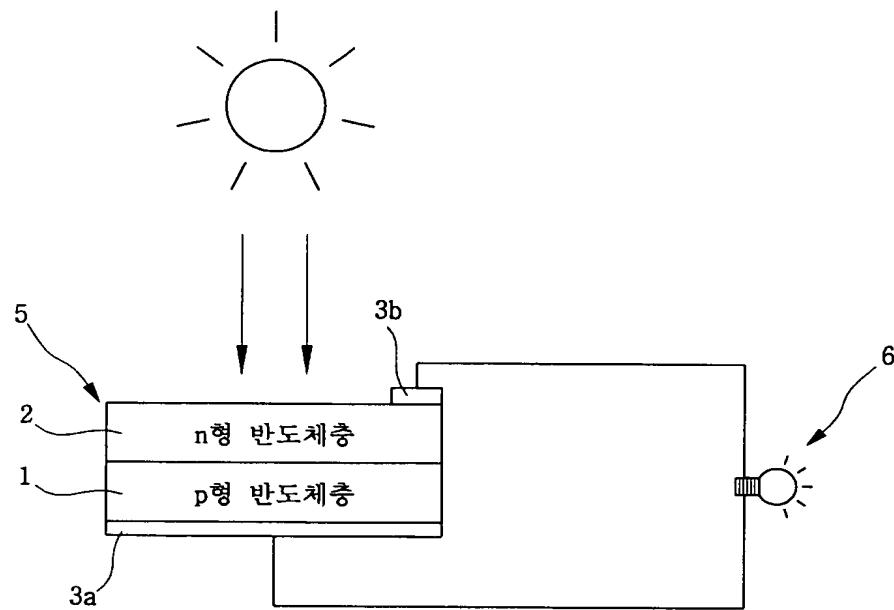
제 13 항에 있어서,

상기 N형 반도체층과 제 2 전극의 사이에,

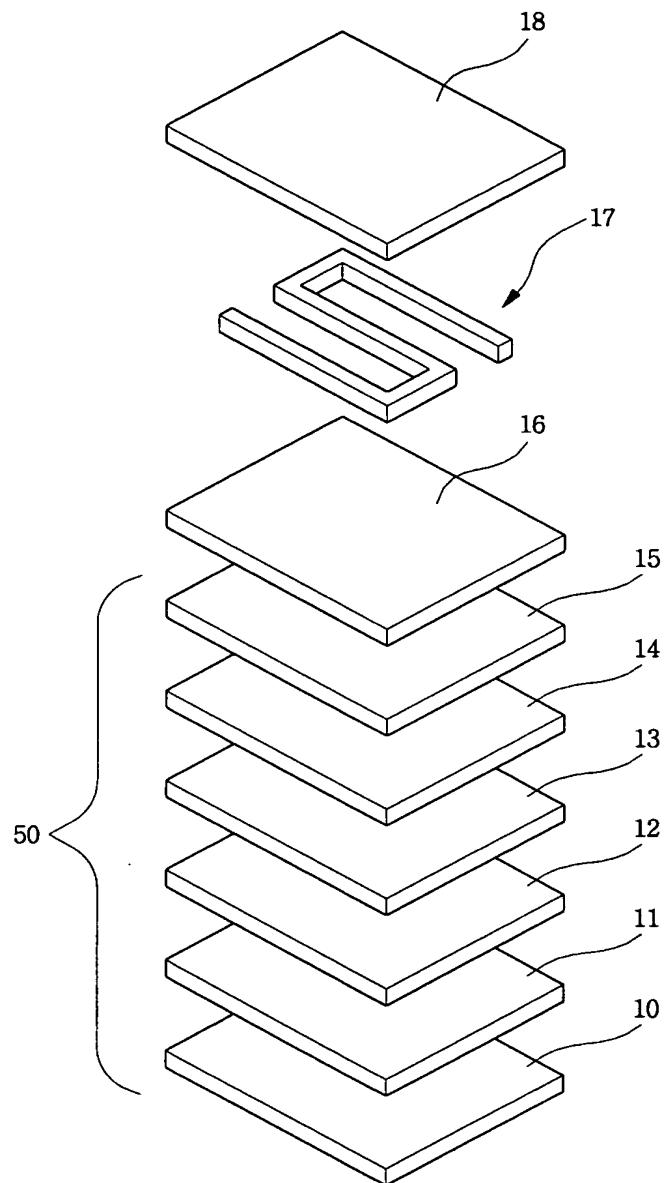
P형 결정질 실리콘층, 도핑되지 않은 결정질 실리콘층과 N형 결정질 실리콘층이 순차적으로 적층된 구조를 더 형성하는 것을 특징으로 하는 태양전지의 제조 방법

【도면】

【도 1】



【도 2】

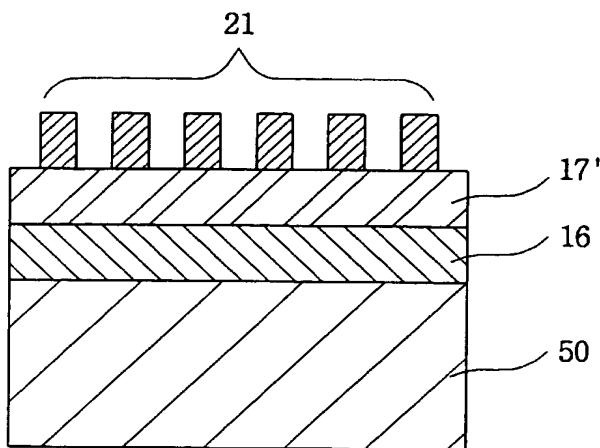




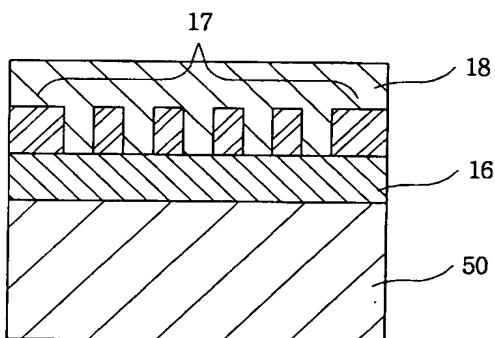
1020030050215

출력 일자: 2003/11/24

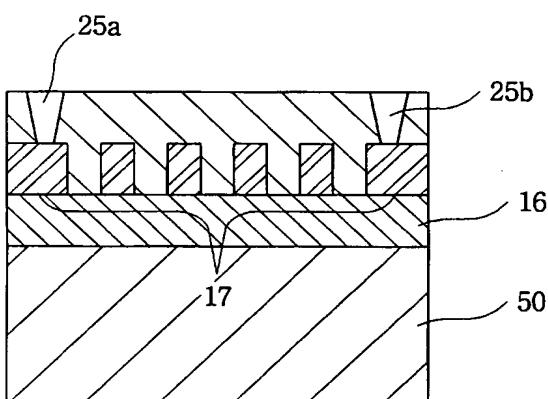
【도 3a】



【도 3b】



【도 3c】

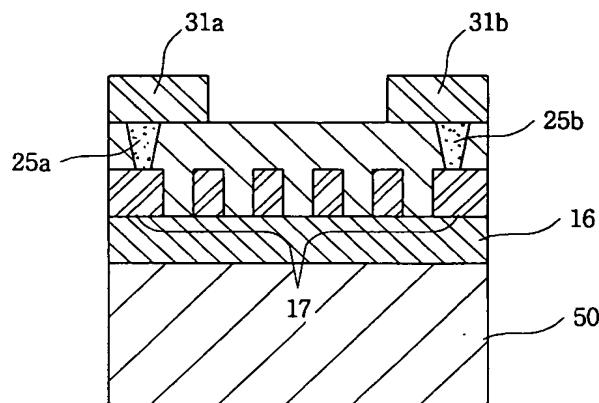




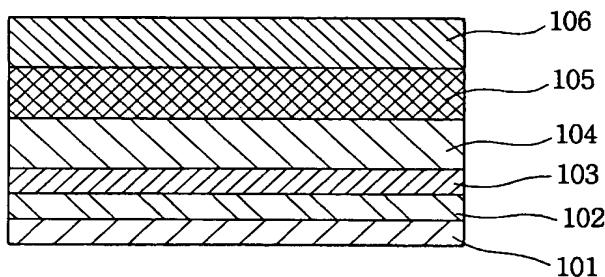
1020030050215

출력 일자: 2003/11/24

【도 3d】



【도 4】



【도 5】

